

عنوان مقاله:

معماری نوینی جهت ترکیب پردازش موازی در سطح تراشه و سیستم

محل انتشار:

چهارمین کنفرانس ملی فناوری اطلاعات، کامپیوتر و مخابرات (سال: 1396)

تعداد صفحات اصل مقاله: 13

نویسندگان:

رضا کردی - استادیار گروه مهندسی کامپیوتر، دانشکده فنی و مهندسی، واحد خرم آباد، دانشگاه آزاد اسلامی، خرم آباد، ایران

ندا محمودی - دانشجوی کارشناسی ارشد نرم افزار کامپیوتر، دانشکده فنی و مهندسی، واحد خرم آباد، دانشگاه آزاد اسلامی، خرم آباد، ایران

خلاصه مقاله:

در سال های اخیر حجم پردازش ها رشد فزاینده ای داشته است و HPC که بهره وری حداکثری ماشین های محاسباتی را دنبال می کند، به عنوان یک اصل ضروری مطرح شده است. امروزه GPU و FPGA به عنوان دو بازیگر کلیدی قدرتمند در زمینه محاسبات موازی ظاهر شده اند. در این مقاله قصد داریم تا با بکارگیری این دو پلتفرم کارایی مدارات FPGA را افزایش دهیم. بدین منظور الگوریتم ضرب دو ماتریس $N \times N$ را در محیط CUDA و XILINX اجرا کرده و نتایج حاصل از اجرای الگوریتم را با یکدیگر مقایسه می کنیم و در نهایت با ترکیب دو پلتفرم FPGA و GPU زمان اجرای الگوریتم ضرب دو ماتریس $N \times N$ را بدست می آوریم. نتایج حاصل از ترکیب دو پلتفرم نشان می دهد که در نتیجه ی اجرای الگوریتم ضرب دو ماتریس $N \times N$ زمان اجرا نسبت به بکارگیری منحصربه فرد مدارات FPGA حدود 2.7 برابر کاهش خواهد یافت.

کلمات کلیدی:

U ، FPGA ، CUDA ، HPC

لینک ثابت مقاله در پایگاه سیویلیکا:

<https://civilica.com/doc/668791>

